

## MODELO DE PLANO DE ENSINO FICHA Nº 2 (variável)

Disciplina: Microeletrônica I		Código: TE246
Natureza: ( <input checked="" type="checkbox"/> ) obrigatória ( <input type="checkbox"/> ) optativa	Semestral ( <input checked="" type="checkbox"/> ) Anual ( <input type="checkbox"/> ) Modular ( <input type="checkbox"/> )	
Pré-requisito: não possui	Co-requisito: não possui	
Modalidade: ( <input checked="" type="checkbox"/> ) Presencial ( <input type="checkbox"/> ) EaD ( <input type="checkbox"/> ) 20% EaD		
<p>C.H. Semestral Total: 60  C.H. Anual Total:  C.H. Modular Total: 60</p> <p>PD: 30 LB: 30 CP: 00 ES: 00 OR: 00  C.H. Semanal: 04</p>		
<b>EMENTA (Unidades Didáticas)</b>		
<p>Conceituação sobre integração de circuito. Impacto do uso da tecnologia VLSI. Considerações econômicas e de tempo de obtenção do dispositivo. Dispositivos programáveis: PLD, PAL, FPGA. Metodologia de Projeto. Linguagens de descrição de hardware. Integração C++ com HDL. Programação completa de um dispositivo.</p>		
<b>PROGRAMA (itens de cada unidade didática)</b>		
<p>Introdução ao processo de fabricação de circuitos integrados. Desafios tecnológicos da integração de circuitos. Impacto econômico e industrial do uso de tecnologias VLSI (<i>Very Large Scale Integration</i>). Dispositivos lógicos programáveis: PLD, PAL, FPGA – fundamentos e aplicações. Metodologia de projeto de circuitos lógicos utilizando linguagens de descrição de hardware (HDL). Integração C++ com HDL. Estudo do kit de desenvolvimento NEXYS2. Estudo da plataforma de simulação de circuitos lógicos “ISE – Xilinx”. Simulações e práticas de laboratório envolvendo a programação de dispositivos lógicos (FPGA). Projetos aplicativos.</p>		
<b>OBJETIVO GERAL</b>		
<p>O aluno deverá estar apto a programar um dispositivo lógico utilizando linguagens de programação de hardware (HDL).</p>		
<b>OBJETIVO ESPECÍFICO</b>		
<p>A partir de uma especificação de um sistema eletrônico digital, o aluno deverá ser capaz de elaborar códigos em linguagem HDL de forma a atingir a aplicação desejada. Além disso, o aluno deverá ter noções de otimização de seu código visando a redução do número de unidades lógicas a serem sintetizadas.</p>		
<b>PROCEDIMENTOS DIDÁTICOS</b>		
<p>A disciplina será desenvolvida mediante aulas expositivo-dialogadas onde serão abordados os conceitos teóricos e princípios de funcionamento dos dispositivos lógicos programáveis. A assimilação deste conteúdo será reforçada pelo desenvolvimento de práticas de laboratório (programação em linguagem HDL), bem como projeto aplicativo. Serão utilizados os seguintes recursos: quadro branco, computador, projetor multimídia, softwares específicos e kit de desenvolvimento (FPGA).</p>		

# PLANO DE ENSINO

FICHA Nº 2 (variável)

## FORMAS DE AVALIAÇÃO

- 1) Práticas de laboratório mediante entrega de relatório (60% da nota final)
- 2) Projeto aplicativo (40% da nota final)

### Datas Importantes:

Entrega do relatório das aulas práticas: na aula prática seguinte

Entrega do relatório do projeto aplicativo: prazo máximo 04/12/13

Apresentações de funcionalidade do projeto aplicativo: prazo máximo 04/12/13

### Informações Complementares:

- O grupos para o projeto aplicativo comportarão no máximo 2 alunos;
- O projeto aplicativo dará origem a um relatório de desenvolvimento e a uma apresentação de funcionalidade do protótipo.
- Todos os membros do grupo devem estar presentes na apresentação de funcionalidade do protótipo.

### **BIBLIOGRAFIA BÁSICA (3 títulos)**

- PEDRONI, V. *Eletrônica Digital Moderna e VHDL*. Editora Elsevier.
- ASHENDEN, P. J. *Digital Design: An Embedded Systems Approach Using VHDL*. Morgan Kaufmann Publishers.
- HWANG, E. O. *Digital Logic and Microprocessor Design with VHDL*. Cengage Learning.

### **BIBLIOGRAFIA COMPLEMENTAR (2 títulos)**

- PEDRONI, V. *Circuit Design and Simulation with VHDL*. MIT Press.
- TOCCI, R. J., WIDMER, N.S.. *Sistemas Digitais: princípios e aplicações*. Editora Pearson.

**Professor da Disciplina: André Augusto Mariano, Ph.D.**

**Assinatura:** \_\_\_\_\_

**Chefe de Departamento:** \_\_\_\_\_

**Assinatura:** \_\_\_\_\_

=

Legenda:

Conforme Resolução 15/10-CEPE: PD- Padrão LB – Laboratório CP – Campo ES – Estágio OR - Orientada