

SeMicro-PR 2018

Sistema de Controle Digital Para Conversores Boost em FPGA

Raphael C. M. Pereira, André A. Mariano, João A. Vilela Jr

Departamento de Engenharia Elétrica - UFPR, Curitiba, Brazil

raphael.christian@ufpr.br

Resumo — Este artigo descreve o projeto de um compensador de tensão, para conversores de potência do tipo boost, projetado no domínio do tempo discreto para implementação em FPGA, utilizando-se ípcores (núcleos de propriedade intelectual) do fabricante Xilinx e Linguagem de Descrição de Hardware, VHDL, a partir de uma máquina de estados finita. Foram realizadas co-simulações de HW/SW para validação do modelo proposto, em que os blocos implementáveis em FPGA foram sintetizados e executados em hardware, enquanto o sistema de potência foi emulado em software. De acordo com os resultados obtidos, a malha de controle projetada estabiliza a tensão de saída do conversor conforme o desejado e atende os requisitos de projeto. Por consequência, possibilita uma redução significativa dos componentes passivos do sistema, contribuindo para a diminuição das dimensões do circuito.

I. INTRODUÇÃO

Eletrônica de Potência é a área da Engenharia Elétrica que lida com o eficiente processamento e controle de energia elétrica nas mais diversificadas aplicações. Comuns para essas aplicações são requisitos de regulação estática e dinâmica de entradas ou saídas, sob uma gama de condições operacionais e com perda mínima de potência. Esses objetivos são alcançados através do uso de conversores estáticos, que utilizam componentes passivos (capacitores e indutores) e chaves de potência construídas com material semicondutor [1].

Um dos desafios atuais nesta área é o desenvolvimento de fontes de alimentação mais eficientes, confiáveis e com dimensões cada vez menores para os novos sistemas de alto desempenho [2]. As limitações na tecnologia das chaves semicondutoras exercem grande influência no desempenho de conversores estáticos. O desenvolvimento de novos dispositivos de chaveamento combinado com o anseio por ampliar a eficiência de dispositivos elétricos fez da Eletrônica de Potência uma área importante e de rápido crescimento na Engenharia Elétrica [3].

As novas tecnologias, além de contribuírem para a redução das perdas na chave, têm favorecido o aumento das frequências máximas de comutação [4]. A possibilidade de ampliar a frequência das chaves também requer dispositivos de supervisão e controle que possam atender a essas novas condições. Os FPGAs (Arranjo de Portas Programável em Campo) têm se mostrado fortes candidatos a ocupar papel central nesses sistemas, uma vez que aliam frequências altas de atuação com alto

desempenho e custos acessíveis. Os FPGAs são dispositivos lógicos programáveis compostos por blocos lógicos configuráveis através de uma Linguagem de Descrição de Hardware. Eles apresentam grandes vantagens, tais como paralelismo, possibilidade de *pipelining* (segmentação de instruções), alta densidade de componentes, flexibilidade na estrutura de armazenamento, entre outros. O uso de FPGAs é, por essas razões, promissor para sistemas de potência, como conversores de energia [5].

A proposta deste trabalho é modelar, simular e analisar um sistema de controle digital para um conversor CC-CC boost em um FPGA. O controle de um conversor boost é realizado por meio do gerenciamento do acionamento da chave semicondutora, através de modulação por largura de pulso (PWM). Neste trabalho, o sistema de controle foi projetado utilizando a técnica de controle por valores médios. A modulação PWM foi implementada utilizando um sinal de portadora dente-de-serra e um comparador que contrasta o sinal oriundo do compensador de tensão com o sinal da portadora. Para realizar esta tarefa, foi utilizado um kit de desenvolvimento *Digilent Cmod A7*, devido ao seu baixo custo e fácil utilização em protótipos.

Objetiva-se alcançar uma frequência de modulação de grandeza próxima a Mega Hertz, tendo em vista a redução do peso e volume dos componentes passivos do sistema de potência do conversor boost. Ademais, espera-se validar o modelo da malha de controle (compensador e gerador PWM) em hardware, por meio de co-simulações de *Hardware/Software*. O *threshold* (limite) de projeto estipulado para o *ripple* de saída, a uma potência de 30W na carga, com tensão de saída de 24V, é de 1%. A tensão de entrada foi delimitada entre 9V e 18V.

II. CONVERSORES CC-CC

Conversores CC-CC, também conhecidos como *choppers*, utilizam uma ou mais chaves eletrônicas para transformar um sinal CC de um nível para outro [6]. Esses dispositivos são de grande importância quando a carga requer uma tensão ou corrente CC específica, porém a fonte apresenta um valor diferente ou não regulado. Uma vez que muitas aplicações usam diversificados níveis de tensão em um único circuito, é mais conveniente converter energia a partir de uma fonte única, em vez de utilizar várias fontes diferentes [7].

A. Conversor Boost

O conversor *boost*, ou elevador, recebe esse nome porque a tensão de saída é maior do que a de entrada [8]. O circuito de potência de um conversor *boost* é apresentado na Figura 1.

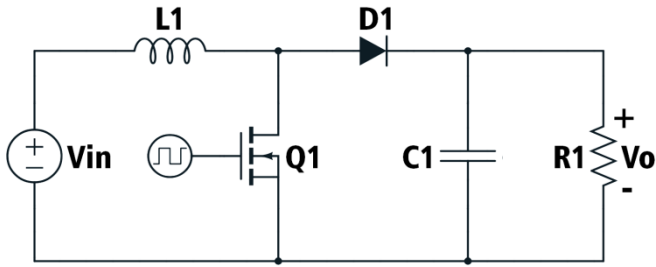


Fig. 1. Arranjo simplificado de um conversor elevador.

Considerando-se o período de comutação T e a porcentagem D de tempo em que a chave Q_1 permanece ativa, é possível obter, por meio das equações (1) e (2), o tempo em que a chave estará fechada (T_{on}) e aberta (T_{off}).

$$T_{on} = DT \quad (1)$$

$$T_{off} = T(1 - D) \quad (2)$$

Na Figura 1, quando o transistor Q_1 está ligado, armazena-se energia no campo elétrico do indutor L_1 . Quando o transistor é desligado, a tensão no indutor inverte e esse atua em conjunto com a fonte de alimentação V_{in} , polarizando diretamente o diodo e transmitindo energia para o capacitor C_1 . A energia é então armazenada no indutor novamente quando a chave eletrônica é acionada e a tensão na carga R_1 mantida pelo capacitor. O valor da tensão na carga aumenta de forma proporcional ao ciclo de trabalho do interruptor [3,8].

Quando o transistor Q_1 está fechado, é possível expressar a variação da corrente do indutor em relação à variação do tempo aplicando-se a lei das malhas de Kirchhoff no caminho fechado que contém a fonte, o indutor e o interruptor, e considerando-se, ainda, que a taxa de variação da corrente é uma constante, de modo que a corrente aumenta linearmente enquanto o interruptor está fechado. Resolvendo Δi_L para a chave fechada, a equação (3) é obtida, em que V_{in} é a tensão de entrada (fonte), D é a taxa de trabalho ou razão cíclica, T é o período de chaveamento e L a indutância do indutor.

$$(\Delta i_L)_{fechada} = \frac{V_{in} \cdot D \cdot T}{L} \quad (3)$$

Aplicando-se novamente as leis de Kirchhoff ao circuito, quando a chave é aberta por um tempo $T(1 - D)$, e partindo-se do princípio de que a tensão de saída V_o , na Figura 1, é constante, a tensão através do indutor pode ser descrita conforme a equação (4). Sabendo que a variação de tempo pode ser descrita em função da razão cíclica da chave, é possível reescrevê-la, e, resolvendo-a para Δi_L obtém-se também a equação (5).

$$v_L = V_{in} - V_o = L \frac{di}{dt} \quad (4)$$

$$(\Delta i_L)_{aberta} = \frac{(V_{in} - V_o) \cdot (1 - D) \cdot T}{L} \quad (5)$$

Para o conversor operar de maneira estável em regime permanente, a variação total na corrente no indutor deve ser zero [$(\Delta i_L)_{fechada} + (\Delta i_L)_{aberta} = 0$]. Resolvendo-se esta igualdade para V_o , com base nas equações (3) e (5), obtém-se a equação (6), que descreve a tensão de saída em função da tensão de entrada V_{in} e da razão cíclica da chave eletrônica D [3].

$$V_o = \frac{V_{in}}{1 - D} \quad (6)$$

De acordo com a equação (6), conforme a razão cíclica D aumenta, o denominador da equação diminui, resultando em uma tensão maior na saída do conversor. Portanto, é possível afirmar que a tensão de saída depende da razão cíclica da chave. A modulação desta razão cíclica para manter a tensão de saída constante pode ser alcançada por meio da malha de controle adequadamente projetada que atuará na chave do conversor *boost*. O ponto de partida foi sua simulação no ambiente *Matlab/Simulink* para posterior realização de co-simulações de *Hardware/Software*.

Uma vez que a razão cíclica da chave eletrônica não pode ser negativa, conclui-se que a tensão de saída nunca será menor que a tensão de entrada. Logo, o conversor *boost* sempre terá a característica intrínseca de elevar a tensão de saída, ou ao menos mantê-la constante (para $D = 0$). Por outro lado, conforme a razão cíclica aumenta, a tensão de saída do conversor tende ao infinito, o que não ocorre de fato devido à não idealidade dos componentes dos sistemas, que apresentam perdas [7].

B. Controle de Conversores CC-CC

Em *choppers*, embora a tensão de entrada e a carga possam oscilar, a tensão média de saída deve ser controlada para corresponder a um nível de tensão estipulado. Tal controle é realizado através da variação entre o tempo em que a chave permanece ligada e o tempo em que permanece desligada (t_{ON} e t_{OFF}) [6].

Quase todos os conversores CC-CC incorporam controladores que visam igualar as tensões de saída com valores de referência dentro de uma faixa de tolerância, em resposta a distúrbios na tensão de entrada e na carga de saída. Um dos métodos para controlar a tensão de saída de um conversor CC-CC é a utilização de um pulso de frequência constante para comutação da chave. Uma vez que a frequência é constante, o período do sinal também será constante, sendo equivalente à soma do tempo ligado e tempo desligado ($T = t_{ON} + t_{OFF}$). A tensão de saída é então controlada por uma razão cíclica D , que é a razão entre o tempo em que a chave permanece ligada (t_{ON}) e o período total do sinal (T). Esse método é chamado de modulação por largura de pulso (PWM) [6]. O mercado de conversores estáticos tem gradativamente aderido à modulação por largura de pulso, como principal método de controle [6,9].

A Figura 2 ilustra o funcionamento desta técnica, em que um sinal de controle gerado pelo controlador é comparado a um sinal em rampa V_r , a uma frequência de comutação constante f_s . O sinal de saída, $q(t)$, resultante dessa comparação, representa a razão cíclica de operação da chave eletrônica que estiver atuando no controle do

circuito. A Figura 3 apresenta a malha de controle equivalente para o conversor. Na malha de controle do conversor, a tensão de saída é medida e comparada com um valor de referência. O compensador gera uma tensão de controle com base no erro gerado entre a tensão de saída e a tensão de referência, que por sua vez fará a razão cíclica variar na saída do modulador PWM, fazendo com que a tensão na saída do circuito de potência aumente ou diminua, conforme a variação de D . Todos os ganhos do sistema, como o ganho do sensor de tensão, e o ganho linearizado do modulador PWM e do circuito de potência, devem ser levados em consideração no projeto do compensador de tensão.

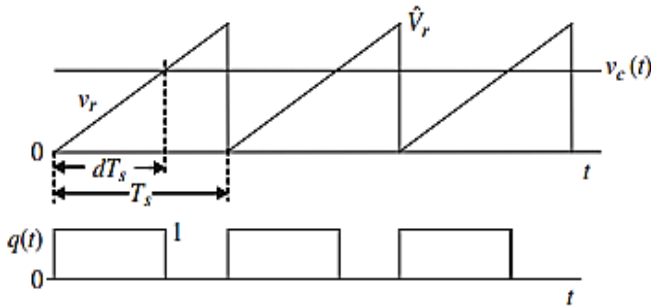


Fig. 2. Formas de onda do controlador PWM [6].

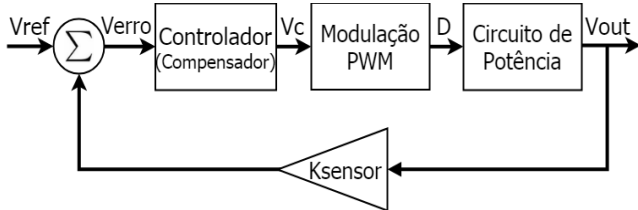


Fig. 3. Malha de Controle com realimentação.

III. DESENVOLVIMENTO

Este trabalho foi embasado majoritariamente na plataforma *Matlab/Simulink* e na *toolbox Xilinx System Generator (XSG)*, que possibilita a importação e simulação de códigos VHDL como caixas pretas para o ambiente *Simulink*. Além disso, é possível a utilização de diversos *ipcores* do fabricante, bem como a realização de co-simulações de *Hardware/Software* para validação do modelo proposto.

Inicialmente, todos os componentes de um conversor *boost* foram especificados e dimensionados. Para atender os requisitos de projeto, foram escolhidos capacitor e indutor de $15 \mu\text{H}$ e $45 \mu\text{H}$, respectivamente. Utilizando-se a ferramenta *SISO design tool*, e partindo dos requisitos de projeto, foi estabelecida a função de transferência do compensador de tensão. Essa função de transferência foi discretizada e um modelo de conversor *boost* e sua malha de controle implementados em software, no ambiente *Matlab/Simulink*. O método *Design by Emulation* foi utilizado para a modelagem da função de transferência do compensador de tensão no domínio Z . Nesse método, um controlador analógico é primeiro projetado no domínio contínuo, ignorando efeitos de atraso, dentre outros, e é então convertido em um compensador de tempo discreto a

partir de técnicas de aproximação [10]. A função de transferência obtida é apresentada na equação (7).

$$G_c(z) = \frac{0,1875z - 0,125}{100z^2 - 1960 + 960} \quad (7)$$

A. Implementação em FPGA

Após a discretização da função de transferência, a malha de controle foi implementada em FPGA, utilizando-se *ipcores* do fabricante *Xilinx*. Além da implementação de todo o sistema por meio de *ipcores*, o compensador, bem como o contador binário de 8 bits, que atua como gerador PWM, foram também implementados em VHDL.

A função de transferência de um controlador pode ser representada por meio dos erros entre a tensão medida e o sinal de referência e pelos valores passados da saída do sistema [11]. A tensão de saída do conversor *boost* pode ser, portanto, descrita conforme indicado na equação (8), a partir dos erros entre a tensão medida e o sinal de referência, assim como pelos valores passados de V_o .

$$V_{out} = 1875 * Erro_1 - 1250 * Erro_2 + 19600000 * V_{out1} - 9600000 * V_{out2} \quad (8)$$

Uma vez que o valor da saída do compensador depende de valores presentes e passados, esse cálculo foi implementado em VHDL por meio de uma máquina de estados finita, em que os erros utilizados no cálculo da saída podem ser calculados sequencialmente, sendo a passagem para o próximo estado realizada por um pulso de *clock*. O diagrama da máquina de estado finita implementada em linguagem de descrição de hardware é apresentado na Figura 4. Além da implementação em VHDL, foi também realizada a implementação do controlador a partir de *ipcores* do fabricante e da função de transferência apresentada na equação (7).

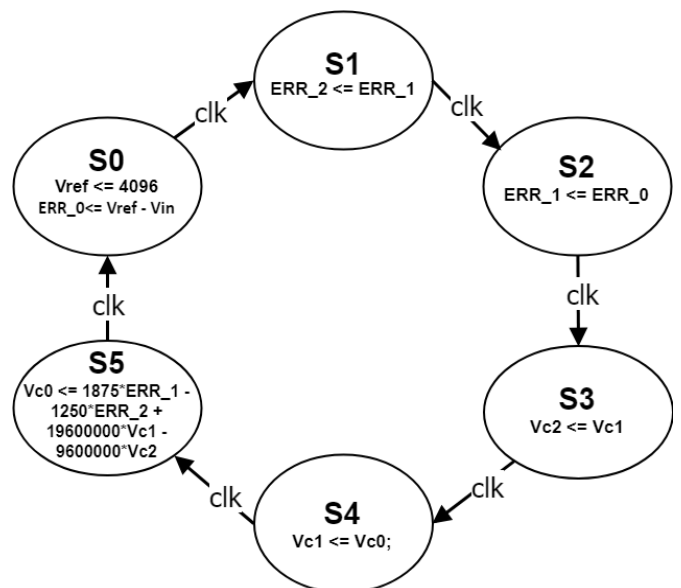


Fig. 4. Diagrama da Máquina de estados finita implementada em FPGA por meio de linguagem de descrição de hardware (VHDL)

IV. RESULTADOS

A função de transferência, projetada no domínio s (tempo contínuo) foi discretizada, mediante o uso de ferramentas matemáticas e da técnica de projeto por emulação, e implementada em *ipcores* da *Xilinx*, assim como em Linguagem de Descrição de *Hardware*. Os compensadores modelados em VHDL e em *ipcores*, foram exportados para bibliotecas de co-simulação de *HW/SW* e testados por meio da execução do compensador em FPGA, enquanto os demais componentes do sistema foram emulados em *software*. O modelo implementado a partir de *ipcores* apresentou melhor desempenho. A Figura 5 apresenta a comparação entre a co-simulação de *HW/SW* do modelo implementado por meio de *ipcores* e o compensador de tensão simulado em *software*. A malha de controle co-simulada em *hardware* apresenta um *ripple* maior na tensão de saída. No entanto, este *ripple* está muito próximo das especificações de projeto (2% vs. 1%), para a potência nominal (30 W). Além disso, a frequência de comutação alcançada é superior a 1 MHz.

Essa frequência de atuação da chave permite o uso de componentes passivos com menores dimensões que os conversores estáticos convencionais. Os DSPs, por exemplo, comumente usados no projeto de conversores *boost*, apresentam dificuldades em ultrapassar frequências superiores a 200 kHz [4]. Um comparativo entre o valor de capacitância utilizada neste trabalho e em outras implementações encontradas na literatura é apresentado na Figura 6.

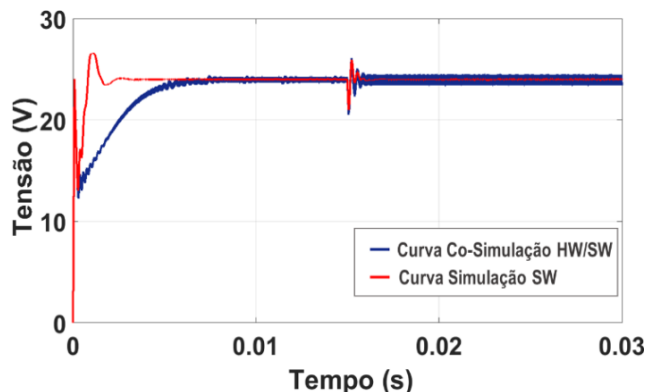


Fig. 5. Resultados da co-simulação de HW/SW.

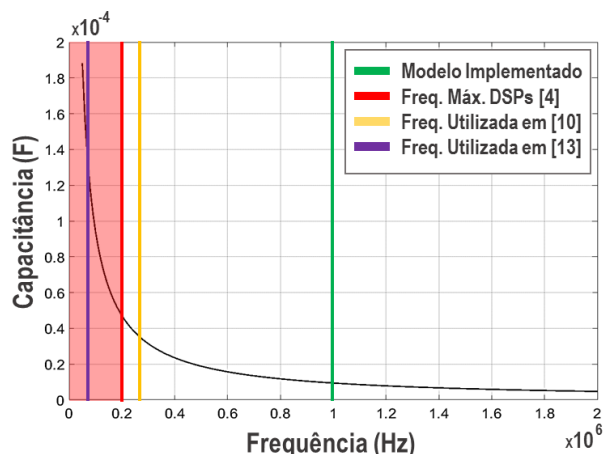


Fig. 6. Capacitância em função da frequência de comutação

Em todas as simulações realizadas, uma perturbação foi inserida na saída do circuito após 0,015s de simulação, por

meio do acréscimo de 30 W na carga, a fim de observar a resposta do sistema simulado. Essa alteração abrupta na carga pode ser observada por meio da variação da tensão de saída, conforme disposto na Figura 5, tanto na curva teórica, como nos resultados da Co-Simulação de *HW/SW*. Como é possível observar, a variação das condições de operação não comprometem o funcionamento do sistema projetado.

V. CONCLUSÃO

Os resultados obtidos nas co-simulações de *HW/SW* estão muito próximos ao resultado da simulação em *software* da função de transferência da malha de controle projetada. A malha de controle projetada estabiliza a tensão de saída do conversor conforme desejado. Além disso, a frequência de comutação desejada (1 MHz) é atendida e o *ripple* de saída está muito próximo ao valor estipulado em projeto, apresentando um valor de 2%. Com base nos resultados obtidos, é possível observar que os requisitos de projeto foram atendidos, com exceção de uma pequena discrepância quanto ao *ripple* desejado. O sistema, embora possa ser aprimorado em trabalhos futuros, visando ainda maior aumento da frequência de comutação e redução do *ripple* de saída, é realizável e possibilita redução significativa dos componentes passivos do sistema, contribuindo para a diminuição das dimensões do circuito.

REFERÊNCIAS

- [1] D. Maksimovic, R. Zane and R. Erickson, *Impact of digital control in power electronics*, 2004 Proceedings of the 16th International Symposium on Power Semiconductor Devices and ICs, Kitakyushu, Japan, 2004, pp. 13-22. doi: 10.1109/WCT.2004.240284
- [2] J. M. Garcia-Tenorio, [Master's Thesis] *Digital Control Techniques for DC/DC power converters*. Otaniemi: Helsinki University of Technology, 2009. Disponível: SemanticScholar, <https://goo.gl/pFbQPr>
- [3] D. HART, *Power Electronics*. New York, NY: McGraw-Hill, 2010.
- [4] T. K. Jappe, R. R. Polla, T. B. Soeiro, A. Fuerback, M. L. Heldwein and R. Andrich, *An FPGA-based single-phase interleaved boost-type PFC converter employing GaN HEMT devices*, 2013 Brazilian Power Electronics Conference, Gramado, 2013.
- [5] A. Thangavelu, M. V. Varghese. and M. V. Vaidyan, *Novel FPGA based controller design platform for DC-DC buck converter using HDL Co-simulator and Xilinx System Generator*, IEEE Symposium on Industrial Electronics and Applications, Bandung, 2012
- [6] N. Mohan; T. M. Uundelan; W. P. Robbins, *Power Electronics: Converters, Applications and Design*. III. ed. USA: John Wiley & Sons, Inc., 2010
- [7] P. T. KREIN, *Elements of Power Electronics*. New York, USA: Oxford University Press, 1998.
- [8] D. Fewson, *Introduction to Power Electronics*. New York: Oxford University Press, Inc., 1998.
- [9] V. Vodovozov, *Introduction to Power Electronics*. [S.l.]: Valery Vodovozov & Ventus Publishing ApS, 2010.
- [10] S. Choudhury, *Digital Control Design and Implementation of a DSP Based High-Frequency DC-DC Switching Power Converter*. [S.l.]. 2005.
- [11] J. A. Vilela Jr., *Notas de Aula: Projeto de Conversores CC/CC e Inversores*, 29 fev. 2016. Disponível: <<https://goo.gl/1wG5Di>>. Acesso em: 1 abr. 2016.
- [12] M. Rasheed, R. Omar, M. Sulaiman. *Design and Development of DC-DC Boost Converter based on DSP TMS320F2812 for PV Application*. Indian Journal of Science and Technology, 2016. doi: 10.17485/ijst/2016/v9i44/100462.